

Titu-Marius I. Băjenescu

# Zuverlässige Bauelemente für elektronische Systeme

Fehlerphysik, Ausfallmechanismen,  
Prüffeldpraxis, Qualitätsüberwachung

 Springer Vieweg

---

# Zuverlässige Bauelemente für elektronische Systeme

---

Titu-Marius I. Băjenescu

# Zuverlässige Bauelemente für elektronische Systeme

Fehlerphysik, Ausfallmechanismen,  
Prüffeldpraxis, Qualitätsüberwachung

Titu-Marius I. Băjenescu  
La Conversion, Schweiz

ISBN 978-3-658-22177-5                      ISBN 978-3-658-22178-2 (eBook)  
<https://doi.org/10.1007/978-3-658-22178-2>

Die Deutsche Nationalbibliothek verzeichnet diese Publikation in der Deutschen Nationalbibliografie; detaillierte bibliografische Daten sind im Internet über <http://dnb.d-nb.de> abrufbar.

Springer Vieweg

© Springer Fachmedien Wiesbaden GmbH, ein Teil von Springer Nature 2020

Das Werk einschließlich aller seiner Teile ist urheberrechtlich geschützt. Jede Verwertung, die nicht ausdrücklich vom Urheberrechtsgesetz zugelassen ist, bedarf der vorherigen Zustimmung des Verlags. Das gilt insbesondere für Vervielfältigungen, Bearbeitungen, Übersetzungen, Mikroverfilmungen und die Einspeicherung und Verarbeitung in elektronischen Systemen.

Die Wiedergabe von allgemein beschreibenden Bezeichnungen, Marken, Unternehmensnamen etc. in diesem Werk bedeutet nicht, dass diese frei durch jedermann benutzt werden dürfen. Die Berechtigung zur Benutzung unterliegt, auch ohne gesonderten Hinweis hierzu, den Regeln des Markenrechts. Die Rechte des jeweiligen Zeicheninhabers sind zu beachten.

Der Verlag, die Autoren und die Herausgeber gehen davon aus, dass die Angaben und Informationen in diesem Werk zum Zeitpunkt der Veröffentlichung vollständig und korrekt sind. Weder der Verlag, noch die Autoren oder die Herausgeber übernehmen, ausdrücklich oder implizit, Gewähr für den Inhalt des Werkes, etwaige Fehler oder Äußerungen. Der Verlag bleibt im Hinblick auf geografische Zuordnungen und Gebietsbezeichnungen in veröffentlichten Karten und Institutionsadressen neutral.

Springer Vieweg ist ein Imprint der eingetragenen Gesellschaft Springer Fachmedien Wiesbaden GmbH und ist ein Teil von Springer Nature.

Die Anschrift der Gesellschaft ist: Abraham-Lincoln-Str. 46, 65189 Wiesbaden, Germany

*Failure is only the opportunity more intelligently  
to begin again.*

Henry Ford,  
Industrialist

*Meiner charmanten lieben Frau Andrea – eine unerschöpfliche Quelle der Inspiration – dankbar für ihre Liebe, ihre Geduld, ihren Mut und ihre Treue mir und für alle meine Projekte, während unseres ganzen gemeinsamen Lebens von über einem halben Jahrhundert.  
Dank ihrer Anwesenheit, wurde die schwierige Aufgabe der Fertigstellung des Buches mit viel weniger Stress durchgeführt.  
Meinen Nachkommen, mit viel Liebe.*

---

## Vorwort

Trotz ihrer offensichtlichen Bedeutung fehlen paradoxerweise im heutigen Ingenieurcurriculum die Qualität und die Zuverlässigkeitsausbildung. Wenige Ingenieurschulen und/oder Universitäten bieten Studiengänge oder sogar eine ausreichende Vielfalt an Kursen in Zuverlässigkeitsmethoden. Daher erhalten die meisten Zuverlässigkeitspraktiker ihre professionelle Ausbildung von Kollegen, professionellen Seminaren, technischen Büchern und einer Vielzahl von Fachpublikationen. Der Mangel an formalen Bildungsmöglichkeiten in diesem Bereich betont beträchtlich die Bedeutung von Fachpublikationen für die berufliche Entwicklung.

Die Entwicklung von zuverlässigen Komponenten und dem Betrieb von hoch verfügbaren Systemen ist eine umfassende Engineeringaufgabe der Wahrscheinlichkeitstheorie, Materialwissenschaften und Erfahrung. Zuverlässigkeitstechnik wurde entwickelt, um Werkzeuge zu verstehen und Fehler der hergestellten Geräte, in allen Phasen ihres Lebens, zu korrigieren. Da die besten Einflussmöglichkeiten zu Beginn des Entwicklungsprozesses vorhanden sind, sollten auch Zuverlässigkeitsbetrachtungen in sehr frühen Entwicklungsphasen durchgeführt werden.

Wie der Titel es voraussagt, hat das Buch zum Gegenstand die Zuverlässigkeit elektronischer Bauelemente – sowohl der passiven wie der aktiven – beginnend bei den klassischen diskreten passiven Komponenten, fortsetzend mit den modernsten Leistungstransistoren, monolithisch hochintegrierten Schaltungen, optoelektronischen Bauelementen, Mikroprozessoren, Memristoren, Speichern sowie Mikro- und Nanosystemen (MEMS und NEMS), endend bei der Fehleranalyse.

Da die Halbleiterindustrie sich von der „Mikro“- auf die „Nano“-Technologie bewegt, muss die Fehleranalysegemeinschaft Pro-Aktiv in Beibehaltung ihrer Fähigkeit sein, um weiter fähig zu sein die Grundursache der neuen Probleme zu überprüfen, isolieren, identifizieren und aufzudecken.

Die theoretischen Aspekte werden in dem Buch nur kurz angesprochen. Dafür aber wird anschaulich und treffend jeweils die individuelle Fehlerphysik und die Fehlermechanismen der verschiedenen Komponenten behandelt. Zahlreiche Prüfergebnisse, belegt durch Quellenangaben bis in die jüngste Zeit, werden dargelegt. Die Veranschaulichung geschieht durch vielfältige Diagramme. Zahlreiche Tabellen bringen die Ergebnisse in Zahlen; schließlich wird der Leser über Prüfschemata und Normenhinweise auf die für die Zuverlässigkeitsarbeit äußerst wichtigen Prüffeldangaben hingeführt. Diese sind das Rückgrat einer wirksamen Qualitätssicherung.

Das vorliegende Buch versucht den heutigen Stand des Wissens, bei der Entwicklung elektronischer Komponenten zusammenzufassen. Es entstand aus den Erfahrungen des Autors in langjähriger Industrietätigkeit sowie akademischer Forschung und Lehre zur Zuverlässigkeit elektronischer Bauelemente und hat das Ziel, durch anschauliche Vermittlung der fachlichen Grundlagen, den Leser bei der Entwicklung, Konstruktion und Realisierung elektronischer Baugruppen, Geräte und/oder Anlagen, unter Einbeziehung aller relevanten Aspekte, zu unterstützen. Das Buch wurde entwickelt, als eine Einführung in Bauelementezuverlässigkeit Engineering und Management, sowohl für Studenten und für praktizierende Techniker, Ingenieure und Manager. Im Mittelpunkt steht die praktische Anwendung mit zahlreichen ausgearbeiteten Beispielen.

Der Zweck des Buches ist eine Zusammenfassung der Informationen auf der Basis einer breiten Erfahrung betreffend Design, Fabrikation, Tests, typische Komponenteneigenschaften, Ausfallmechanismen, Fehlerphysik, Prüffeldpraxis, Qualitätsüberwachung, Ausfallanalyse und Bewertung zu verschaffen. Die Grundpfeiler der erfolgreichen technischen Produkte sind Leistung, Kosten und Zuverlässigkeit.

Das Buch ist auch für die Hersteller von elektronischen Komponenten insbesondere für diejenigen, die nicht direkt am Bereich Zuverlässigkeit beteiligt sind, nützlich, weil, durch das Sammeln von wichtigsten Fragen auf dieses Thema bezogen, ist das Ziel, die Idee, alle Teile bis zum Endprodukt zu fördern (Designer, Testingenieure, Verfahrenstechniker, Marketingmitarbeiter, usw.); daran müssen alle Mitarbeiter im Rahmen der Qualität und Zuverlässigkeit eines neuen Produkts (das sogenannte „Concurrent Engineering“) teilnehmen. Folglich kann das Buch von den Managern der Unternehmen, die für Herstellung von elektronischen Bauelementen/Systemen aktiv sind, als Werkzeug benutzt wird, um das Personal zu überzeugen, dass es an allen Zuverlässigkeitsproblemen, beteiligt sein wird. Zuverlässigkeit Ihrer Bauelemente basiert auf dem Wissen und Können Ihrer Mitarbeiter, vor allem aber auf Ihrem persönlichen Entschluss nur sichere, zuverlässige Bauelemente erzeugen und vertreiben zu wollen. Die Gesamtverantwortung für die Erfüllung aller rechtlichen Verpflichtungen, die sich an die Zuverlässigkeit Ihrer Produkte ergeben, liegt an Sie; sie ist ein äußeres Zeichen der Unternehmungskultur – also eine Chefsache.

Das Buch ist besonders nützlich für Manager, Geschäftsführer der Produktherstellung, Entwicklungsingenieure, Produktingenieure, Testingenieure, Qualitätssicherungsingenieure, Projekt ingenieure, Zuverlässigkeitsingenieure und Fertigungsingenieure in Unternehmen des Maschinenbaus, Anlagenbaus und Fahrzeugbaus sowie der Luft- und Raumfahrttechnik, welche sich mit der Integration von Elektronik auf mechatronischen Produkten befassen, sowie für Ingenieure und Techniker aus Zulieferunternehmen der elektrotechnischen Industrie.

La Conversion, Schweiz  
im Juni 2019

Titu-Marius I. Băjenescu

---

## Danksagung

Danken möchte ich den vielen Kollegen, die sich durch wertvolle und oft recht kritische Hinweise als eine ausgezeichnete Hilfe erwiesen haben.

Ferner danke ich meiner Familie für die langjährige, fruchtbare Zusammenarbeit, insbesondere meiner Tochter Christine und meiner Frau Andrea.

Ebenso danke ich allen meinen Freunden und Kollegen, die mich bei der Erarbeitung des Stoffes unterstützt haben.

Für die gute Zusammenarbeit bei der Realisierung und Gestaltung des Buches möchte ich Herrn Reinhard Dapper und allen Mitarbeitern der Buchredaktion des Springer Verlags herzlich danken.

*Last, but not least* danke ich Herrn Dr. Axel Garbers für die gute Zusammenarbeit während der Verwirklichung des Buchprojektes.

---

# Inhaltsverzeichnis

<b>1</b>	<b>Einführungskapitel</b> .....	1
1.1	Definition der Zuverlässigkeit .....	1
1.1.1	Gesamtkosten senken .....	4
1.1.2	Zuverlässigkeit und Sicherheit .....	5
1.2	Kurze historische Beschreibung .....	5
1.3	Qualität und Zuverlässigkeit .....	7
1.3.1	Einfluss zwischen Zuverlässigkeit und Technik .....	10
1.3.2	Wert der Zuverlässigkeit .....	11
1.3.3	Der Kompromiss Preis-Zuverlässigkeit .....	11
1.3.4	Verlässlichkeit (Dependability) .....	12
1.3.5	Acquisition Reform .....	14
1.3.6	Standardisierung .....	15
1.4	Wirtschaftliches Optimum .....	16
1.5	Fachausdrücke .....	17
1.5.1	Zeitverhalten, Ausfall, Fehler .....	19
1.5.2	Verallgemeinerte Definition der Ausfallrate und des mittleren Ausfallabstandes MTBF .....	19
1.6	Mathematische Modelle .....	24
1.6.1	Modellierung der IC-Zuverlässigkeit .....	26
1.6.2	Physics of Failure (PoF) .....	29
1.7	Ausfalltypen .....	33
1.7.1	Einteilung der Ausfälle .....	34
1.8	Badewannenkurve .....	35
1.9	Zuverlässigkeitsaussagen .....	37
1.10	Einige Beispiele .....	39
1.11	Praxisübliche Ausfallraten .....	41
1.12	MTTF – mittlere ausfallfreie Zeit .....	42
1.13	Alterung und Ausfall elektronischer Komponenten .....	43

1.14	Überlebenswahrscheinlichkeitskurve. . . . .	44
1.15	Ausfallursachen der Halbleiterbauelemente (im Allgemeinen). . . . .	45
1.16	Probleme des Oberflächenzustands (bei Transistoren) . . . . .	46
1.17	„Derating“-Technik (Unterlasttechnik) . . . . .	47
1.18	Screeningtests (Frühausfallbeseitigungsprüfungen) . . . . .	47
	1.18.1 Weiche Fehler. . . . .	50
	1.18.2 Zukunftsweisende Tendenzen bei der Prüfung von ICs. . . . .	51
1.19	Halbleiter und Atomexplosion. . . . .	52
1.20	Radioaktive Strahlung . . . . .	52
1.21	Klimatische Beanspruchungen. . . . .	54
1.22	Drift, Driftausfälle, Driftverhalten . . . . .	55
1.23	Praktische Empfehlungen für den Entwickler. . . . .	57
	Literatur. . . . .	60

## Teil I Zuverlässigkeitsengineering

<b>2</b>	<b>Zuverlässigkeit einbauen . . . . .</b>	<b>67</b>
2.1	Einleitung. . . . .	67
2.2	Design für Zuverlässigkeit ( <i>Design for Reliability, DfR</i> ) . . . . .	70
2.3	Robuste Projektierung . . . . .	72
2.4	Prozesszuverlässigkeit . . . . .	79
	2.4.1 Wafer-Level Reliability (WLR) . . . . .	80
	2.4.2 Verpackungszuverlässigkeit ( <i>Electronic Packaging Reliability</i> ) . . . . .	82
2.5	Zuverlässigkeitsüberwachung und -verbesserung . . . . .	83
	2.5.1 Qualifikationsprüfungen. . . . .	84
	2.5.2 Wafer ebene Zuverlässigkeitsüberwachung . . . . .	85
	2.5.3 Zuverlässigkeitsmonitore. . . . .	85
2.6	Burn-in. . . . .	86
	2.6.1 Wirtschaftliche Aspekte von Burn-in. . . . .	88
2.7	Screeningtests (Auswahlprüfungen) . . . . .	90
2.8	Screening und Burn-in: Empfehlungen für Hersteller und Anwender . . . . .	93
2.9	Concurrent Engineering (CE) . . . . .	95
2.10	Zuverlässigkeitsbewertung [13–20]. . . . .	96
2.11	Empfehlungen für die Benutzer. . . . .	98
	Literatur. . . . .	99
<b>3</b>	<b>Halbleiterpackaging/Verpackungstechnologien und Zuverlässigkeit . . . . .</b>	<b>101</b>
3.1	Einleitung. . . . .	101
3.2	Das Gehäuse. . . . .	105
	3.2.1 Die Rolle von Epoxidmaterial . . . . .	106

3.2.2	Gussmaterial. . . . .	106
3.2.3	Klebstoff. . . . .	109
3.2.4	Kunststoffverpackungen. . . . .	111
3.2.5	Packagingentwicklung. . . . .	113
3.3	Umweltauswirkungen . . . . .	114
3.4	<i>Environmental Stress Screening</i> (ESS) . . . . .	116
3.5	Einige Zuverlässigkeitsaspekte der ICs . . . . .	119
3.5.1	Beanspruchungsarten. . . . .	123
3.6	Probleme mit der Zuverlässigkeit einzelner Gehäuse . . . . .	124
3.7	„More than Moore“, System in Package- und Wafer-Level- Packagelösungen . . . . .	124
3.8	Mikroelektromechanische Systeme (MEMS) . . . . .	126
3.9	Nanoelektromechanische Systeme (NEMS) . . . . .	128
3.9.1	Nanotechnologien . . . . .	129
3.9.2	Nanomaterialien. . . . .	130
3.9.3	Nanoverpackungen. . . . .	131
3.9.4	Nanofabrikation . . . . .	133
3.10	Mikro- und Nanosensoren . . . . .	134
3.11	MEMS/NEMS-Verkapselung und Zuverlässigkeit . . . . .	135
3.11.1	Entwicklungen und Tendenzen in der mikroelektronischen Verpackung. . . . .	137
3.11.2	Gehäuse für Sensoren und Mikrosysteme . . . . .	140
3.12	Zuverlässigkeitstests . . . . .	141
3.12.1	Passive Tests. . . . .	143
3.12.2	Aktive Tests . . . . .	144
3.12.3	Lebensdauertests . . . . .	145
3.12.4	Erprobung intermittierender Arbeitsweise von Kunststoff-ICs . . . . .	148
3.12.5	Ergänzung der Voralterung auf der Ebene der Bauelemente. . . . .	151
3.12.6	Ausgasung/Entgasungsprüfung . . . . .	151
3.12.7	Zuverlässigkeitsprüfung für bestückte Leiterplatten, mit Plastic Encapsulated Microcircuits (PEMs) ausgestattet. . . . .	152
3.13	PEMs-typische Fehlermechanismen . . . . .	152
3.14	MEMS-Fehlermechanismen (FM). . . . .	155
3.15	Die jüngsten Fortschritte der MEMS-Technologie . . . . .	157
3.16	Kann man Kunststoffgehäuse in Hochzuverlässigkeitsanwendungen verwenden? [91–95, 97] . . . . .	158
	Literatur. . . . .	160

<b>4</b>	<b>Memristor, der Speicherwiderstand</b>	165
4.1	Einleitung	165
4.1.1	Speicherwiderstand Memristor (kein Druckfehler!)	165
4.1.2	Memristor als gedächtnisbehafteter Widerstand/ Speicherwiderstand	167
4.2	Herausforderungen für die Memristor-Technologie	175
4.2.1	Testmöglichkeiten und -kosten	179
4.2.2	Technologieaspekte, Fehleranalysetechniken	179
4.3	Einige Memristor-Anwendungen	181
4.4	Perspektive	183
4.5	Zukünftige Geschichte	188
4.5.1	Spintronik-Memristor	189
4.5.2	Ferroelektrischer Memristor	190
4.6	Empfehlungen für die Nutzer von Mikrosystemen [56–66]	192
	Literatur	192
<b>5</b>	<b>Test und Testbarkeit integrierter Schaltungen</b>	197
5.1	Einleitung	197
5.1.1	Umweltbedingungen	207
5.1.2	Umwelt- und spezielle Tests komplexer ICs	207
5.1.3	Elektrische Tests	208
5.1.4	Charakterisierung komplexer ICs	209
5.1.5	Defekt oder Fehler	209
5.2	Testbarkeit der sequenziellen Schaltungen	209
5.3	Betriebstests für Speicher	211
5.4	IDDQ	213
5.5	Test und Zuverlässigkeit	216
5.6	Unabhängige und neutrale Prüfstellen	218
5.7	Testverfahren für Mikroprozessoren	221
5.8	Zur Testbarkeit von elektronischen und Telekommunikationssystemen	225
5.9	Testsysteme für Mikrosysteme	228
	Literatur	233

## Teil II Zuverlässigkeit elektronischer Bauelemente

<b>6</b>	<b>Zuverlässigkeit diskreter passiver Bauelemente</b>	237
6.1	Einleitung	237
6.2	Diskrete passive elektronische Bauteile	238
6.2.1	Testzuverlässigkeit und Anwendungszuverlässigkeit	238
6.2.2	Ursachen der Komponentenunzuverlässigkeit	239
6.2.3	Kann man die Komponentenunzuverlässigkeit erhöhen?	240

6.3	Kondensatoren . . . . .	241
6.3.1	Aluminium-Elektrolytkondensatoren. . . . .	241
6.3.2	Tantalkondensatoren . . . . .	244
6.3.3	Neue Entwicklungen . . . . .	245
6.3.4	Eine neue Technologie: Polymer-Tantal . . . . .	246
6.4	Dioden . . . . .	249
6.4.1	Siliziumdioden. . . . .	250
6.4.2	Nicht-Siliziumdioden. . . . .	253
6.4.3	Leistungsdioden . . . . .	256
6.4.4	Empfehlungen für Benutzer. . . . .	259
6.5	Wirkung der elektrostatischen Entladung auf diskrete elektronische Komponenten. . . . .	260
6.5.1	Elektrostatische Entladung (ESD) . . . . .	260
6.5.2	ESD-induzierte Ausfälle . . . . .	260
6.5.3	ESD-robuste Systeme . . . . .	261
6.6	Einige Schlussfolgerungen. . . . .	261
6.7	Steckverbinder . . . . .	262
6.7.1	Einleitung . . . . .	262
6.7.2	Aufgabe eines Steckverbinders . . . . .	263
6.7.3	Zuverlässigkeit von Steckverbindern. . . . .	264
6.7.4	Einfluss der Komplexität . . . . .	265
6.7.5	Einfluss der Innovation . . . . .	265
6.7.6	Anwendungsgebiete. . . . .	266
6.7.7	Technische Anforderungen an Steckverbindungen . . . . .	267
6.7.8	Wirtschaftliche Anforderungen . . . . .	268
6.7.9	Anforderungsprofile. . . . .	268
6.7.10	Anforderungen an Lichtwellenleitersteckverbinder. . . . .	269
6.7.11	Qualität optischer Steckverbinder . . . . .	269
6.7.12	Lebensdaueruntersuchungen. . . . .	270
6.7.13	Werkstoffprüfungen . . . . .	270
6.7.14	Zuverlässigkeitsbegriffe bei Steckverbindern . . . . .	270
6.8	Einige bekannte Schwächen und Probleme von meistverwendeten Bauelementen. . . . .	274
6.9	Empfehlungen für die Nutzer. . . . .	275
6.10	Einige Empfehlungen, den Komponenteneinsatz betreffend [45, 46] . . . . .	279
	Literatur. . . . .	280
<b>7</b>	<b>Zuverlässigkeit von Leistungsbau-elementen</b> . . . . .	<b>283</b>
7.1	Einleitung. . . . .	283
7.1.1	Neue Materialien für hochkompakte Leistungsbau-elemente . . . . .	285

7.2	Zuverlässigkeitsmerkmale von Siliziumleistungstransistoren . . . . .	288
7.2.1	Ermüdung durch überhöhte Übergangstemperatur . . . . .	289
7.2.2	Thermische Ermüdung. . . . .	289
7.2.3	Aushalten des zweiten Durchbruchs . . . . .	291
7.3	Fehler- und Degradationsmechanismen. . . . .	292
7.3.1	Massentransport. . . . .	292
7.3.2	Oxid- und schnittstellenbezogene Ausfall- und Degradationsmechanismen . . . . .	293
7.3.3	Oxidleckstrom und Oxiddurchbruch . . . . .	294
7.3.4	Negative Bias Temperaturinstabilität (NBTI) . . . . .	294
7.3.5	Heißträgerzuverlässigkeit. . . . .	294
7.3.6	Zuverlässigkeitsfragen in Verbindung mit den Halbleitern . . . . .	295
7.4	Ausfallursachen der Siliziumleistungstransistoren . . . . .	295
7.4.1	Ausfallmechanismen . . . . .	296
7.4.2	Ausfallarten . . . . .	298
7.4.3	Prüfkriterien für häufige Ausfallursachen von Leistungstransistoren . . . . .	301
7.4.4	Schnittstellen der bipolaren Transistoren. . . . .	302
7.5	Das Gehäuseproblem der Siliziumleistungstransistoren . . . . .	302
7.5.1	Beschleunigte Prüfungen [IEC 68-2, IEC 410, MIL-M-38510 D, MIL-HDBK-217F, CCTU 0109, CCTU 1301]. . . . .	304
7.5.2	Thermische Zyklen . . . . .	305
7.5.3	Zuverlässigkeitsvoraussagen . . . . .	308
7.6	Wie lässt sich die Zuverlässigkeit einer Anlage erhöhen? . . . . .	308
7.7	IGBT . . . . .	309
7.7.1	Zuverlässigkeit der IGBT-Module . . . . .	312
7.7.2	Ausfallursachen . . . . .	316
7.7.3	Aktive Lastwechseltests: Regelstrategie . . . . .	317
7.8	Thyristoren und GTOs . . . . .	319
7.9	Empfehlungen für Anwender. . . . .	321
7.9.1	Eine Überprüfung durchführen . . . . .	321
7.9.2	Einige Empfehlungen. . . . .	322
	Literatur. . . . .	324
<b>8</b>	<b>Zuverlässigkeit monolithisch integrierter Schaltungen. . . . .</b>	<b>327</b>
8.1	Einleitung. . . . .	327
8.2	Einige Zuverlässigkeitsprobleme. . . . .	329
8.3	Allgemeine Ausfallmechanismen . . . . .	333

8.4	Inhärente Ausfallmechanismen . . . . .	339
8.4.1	Diffusion des Metalls . . . . .	339
8.4.2	Elektromigration . . . . .	340
8.4.3	Oberflächenladung . . . . .	340
8.4.4	Ermüdung . . . . .	341
8.4.5	Chipbedingte Ausfälle . . . . .	342
8.5	Zuverlässigkeitsabschätzung integrierter Schaltungen [16, 41] . . . . .	343
8.6	Die wirksamsten Zuverlässigkeitstests für monolithische ICs . . . . .	344
8.7	Beschleunigte thermische Tests . . . . .	347
8.8	Burn-in-Prüfungen . . . . .	349
8.9	Feuchtigkeitstests . . . . .	352
8.10	Zuverlässigkeit, Eingangskontrolle, Aussortieren, optimale Wirksamkeit . . . . .	352
8.11	Bestimmung der Beanspruchungen . . . . .	355
8.12	Frühausfälle von integrierten Schaltungen . . . . .	356
8.13	Fehleranalyse . . . . .	358
8.14	Latch-up-Effekt . . . . .	361
8.15	Materialwanderung in Leiterbahnen . . . . .	362
8.16	Jüngste Entwicklungen . . . . .	362
8.17	Zukunftsweisende Tendenzen bei der Prüfung von ICs . . . . .	365
8.18	Empfehlungen für Nutzer und Hersteller . . . . .	366
8.19	Einige Schlussfolgerungen . . . . .	369
	Literatur . . . . .	370
<b>9</b>	<b>Aspekte der Zuverlässigkeit von Halbleiterspeichern und Mikroprozessoren . . . . .</b>	<b>373</b>
9.1	Einleitung . . . . .	373
9.1.1	Strahlungsbelastete Umgebung . . . . .	378
9.2	Andere mögliche Speichereinteilungen . . . . .	380
9.3	Kurzer, einleitender Überblick der Halbleiterspeicher . . . . .	381
9.4	Art und Häufigkeit von Fehlern an Halbleiterspeichern . . . . .	383
9.5	Fehlermechanismen der Halbleiterspeicher . . . . .	385
9.6	Ausfallursachen [7–9, 11, 12] . . . . .	388
9.7	Kann der Anwender die Zuverlässigkeit von Halbleiterspeichern verbessern? [7, 12–14]. . . . .	390
9.8	Zuverlässigkeitsangaben . . . . .	391
9.9	Statische RAMs (SRAMs) . . . . .	392
9.10	Dynamische RAMs (DRAMs) . . . . .	393
9.11	Nicht flüchtige Halbleiterspeicher (NVMs) . . . . .	393
9.12	EPROMs, EAROMs . . . . .	394
9.13	EEPROM . . . . .	395
9.13.1	Ein wichtiger Ausfallmechanismus . . . . .	396

9.14	Bipolare PROMs . . . . .	396
9.14.1	Spezielle Ausfallursachen . . . . .	400
9.14.2	„Grow Back“: Ursachen und Ausmerzmöglichkeiten [6, 22, 24, 64]. . . . .	400
9.15	Einige PROM-Zuverlässigkeitsaspekte [22, 67, 68] . . . . .	406
9.16	EPROM-Zuverlässigkeitsmerkmale und – maßnahmen zur Sicherung der Daten [10, 24]. . . . .	407
9.17	CCD-Speicher . . . . .	410
9.18	Solid State Drive (SSD). . . . .	410
9.19	Flashspeicher . . . . .	412
9.19.1	Die Zukunft der Halbleiterspeicher [59] . . . . .	415
9.20	Zuverlässigkeit von Mikroprozessoren [51] . . . . .	418
9.21	Testen von Mikroprozessoren (siehe auch Abschn. 5.7) . . . . .	423
9.22	Anwendergesichtspunkte . . . . .	424
9.23	Einige Zuverlässigkeitsergebnisse für Mikroprozessoren . . . . .	425
9.24	Feldzuverlässigkeit von Mikroprozessoren . . . . .	428
9.25	Die Zukunftsperspektiven der Mikroprozessoren . . . . .	428
9.26	Empfehlungen für Nutzer . . . . .	430
	Literatur. . . . .	431
<b>10</b>	<b>Zuverlässigkeit optoelektronischer Komponenten . . . . .</b>	<b>435</b>
10.1	Einleitung. . . . .	435
10.2	Fotosender und Zuverlässigkeitsprobleme. . . . .	441
10.2.1	Vergleich GaAs/GaAsP und GaP/GaAsP . . . . .	443
10.2.2	Zuverlässigkeitsaspekte der III-V-Verbindungen. . . . .	446
10.2.3	Ursachen der LED-Degradation. . . . .	446
10.2.4	Veränderungsmechanismen . . . . .	449
10.2.5	Maßnahmen gegen die Leistungsabnahme . . . . .	450
10.2.6	Lebensdauerverhalten . . . . .	450
10.2.7	Andere Zuverlässigkeitsaspekte der LEDs . . . . .	452
10.2.8	Zuverlässigkeitsaspekte des LED-Chips . . . . .	454
10.2.9	Zuverlässigkeitsaspekte des Gehäuses. . . . .	455
10.2.10	LED-Zuverlässigkeitsaussagen . . . . .	457
10.2.11	Organische Bauelemente: OLEDs . . . . .	457
10.2.12	Fehlermodi und Fehlermechanismen (FM) der Optoelektronik und Photonik. . . . .	464
10.2.13	Leuchtdioden . . . . .	466
10.2.14	Fotodioden . . . . .	469
10.3	Galliumnitrid (GaN). . . . .	470
10.4	Die wichtigsten Fehlerarten und Mechanismen von InGaN-LEDs für Beleuchtungsanwendungen . . . . .	473
10.5	Fotoempfänger . . . . .	473

10.6	Optokoppler .....	474
10.6.1	Kurzer Überblick .....	474
10.6.2	Verhalten von Optokopplern .....	476
10.6.3	Haupteigenschaften der Optokoppler .....	478
10.6.4	Leistungsabnahme (Degradation) .....	478
10.6.5	Lebensdauer .....	481
10.6.6	Einige Prüfergebnisse .....	481
10.6.7	Zuverlässigkeitstests .....	482
10.6.8	Bemerkungen zu den Versuchen .....	483
10.6.9	Modellierung der Optokoppleralterung .....	484
10.6.10	Neue Produkte für Automobilmarkt .....	486
10.6.11	Empfehlungen .....	487
10.7	Solarzellen, Zuverlässigkeitsprobleme .....	488
10.7.1	Lebensdauer von Solarmodulen .....	491
10.8	Empfehlungen für Hersteller und Anwender [84–91] .....	491
	Literatur .....	493
<b>11</b>	<b>Zuverlässigkeit von Mikro- und Nanosystemen .....</b>	<b>499</b>
11.1	Einleitung .....	499
11.2	Design und Technik von Mikrosystemen .....	507
11.2.1	Designhauptaspekte .....	508
11.2.2	Materialcharakterisierung .....	521
11.2.3	Technologieaspekte .....	523
11.2.4	Teststrukturen .....	527
11.3	Zuverlässigkeitsbewertung und -prüfung .....	532
11.4	Typische Fehlermechanismen .....	535
11.5	Zuverlässigkeitsprobleme .....	545
11.5.1	RF-MEMS .....	548
11.5.2	Digital Micromirror Devices (DMD) (digitale Mikrospiegelvorrichtungen) .....	551
11.5.3	MEMS für Mikrofluidik .....	552
11.5.4	MOEMS .....	553
11.5.5	MEMS-Inertialsensoren .....	553
11.5.6	Zuverlässigkeit in den Raumfahrtanwendungen .....	554
11.5.7	MEMS-basierte Komponenten für Telekommunikation .....	555
11.6	Zuverlässigkeit von Strukturen im Nanometerbereich .....	558
11.6.1	Zuverlässigkeitsfragen auf Nanoebene .....	561
11.7	Empfehlungen für die Anwender von Mikrosystemen [95–102] .....	563
	Literatur .....	566
<b>12</b>	<b>Fehleranalyse .....</b>	<b>573</b>
12.1	Einleitung .....	573
12.2	Ziele der Ausfallanalyse .....	576
12.3	Allgemeines .....	576

12.4	Analysemethoden . . . . .	579
12.4.1	Röntgenanalyse . . . . .	580
12.4.2	Optische Mikroskopie . . . . .	582
12.4.3	Rasterelektronenmikroskopie (REM) . . . . .	582
12.4.4	Rastersondenmikroskopie (RSM)/Scanning Probe Microscopy (SPM) . . . . .	586
12.4.5	Konfokale Laser-Scanning-Mikroskopie . . . . .	587
12.4.6	Thermische Analyse . . . . .	587
12.4.7	Charakterisierung von mechanischen Eigenschaften . . . . .	588
12.4.8	Andere Methoden . . . . .	588
12.5	Fehlerursachen . . . . .	590
12.5.1	Hotspots . . . . .	590
12.5.2	Leistungsbaulemente . . . . .	591
12.6	Wo entdeckt man die Ausfälle? . . . . .	591
12.6.1	Bei der Eingangskontrolle . . . . .	591
12.6.2	Im Prüffeld . . . . .	592
12.6.3	In den Entwicklungslaboratorien . . . . .	592
12.6.4	Bei den Kunden . . . . .	592
12.7	Fehlertypen . . . . .	593
12.8	Analysenmittel . . . . .	593
12.8.1	Elektrische Analyse . . . . .	593
12.8.2	Mikroskopische Analyse . . . . .	594
12.8.3	Chemische Mittel . . . . .	594
12.8.4	Mechanische Mittel . . . . .	594
12.8.5	Öffnen von integrierten Schaltkreisen . . . . .	594
12.8.6	IDDQ-Verwendung für die Fehleranalyse . . . . .	595
12.9	Popcornrauschen . . . . .	596
12.9.1	Flicker Noise (Funkelrauschen) . . . . .	598
12.9.2	Rauschmessung . . . . .	599
12.9.3	Wenig Rauschen bedeutet lange Lebensdauer . . . . .	599
12.10	Auslegung der Ergebnisse . . . . .	601
12.11	Ausfallursachen . . . . .	601
12.12	Einige Beispiele . . . . .	602
12.12.1	Automatisches Target-Präparationssystem . . . . .	608
12.13	Empfehlungen für Hersteller und Anwender . . . . .	611
	Literatur . . . . .	612
	<b>Veröffentlichungen von Titu-Marius I. Băjenescu . . . . .</b>	<b>615</b>
	<b>Glossar . . . . .</b>	<b>619</b>
	<b>Weiterführende Literatur . . . . .</b>	<b>637</b>

---

## Über den Autor

**Titu-Marius I. Băjenescu** erhielt seine Ingenieurausbildung am polytechnischen Institut Bukarest. Er erhielt einen *Bachelor of Science* in Elektronik und Telekommunikation im Jahr 1954; einen *Master of Science* in Elektronik und Telekommunikation im Jahr 1956; dann Spezialisierung im QRA-Management in der Schweiz, den Vereinigten Staaten und der Bundesrepublik Deutschland; ehemaliger Senior Mitglied des IEEE (USA); *Swiss Engineers Association* (Expertenklasse); *Specialized Swiss Journalists Association*. Er war für die ersten fünf Jahre im „Forschungsinstitut der rumänischen Armee“ tätig, für Funk- und Telekommunikationsforschungen betreffend die Zuverlässigkeit, Sicherheit und Instandhaltung der Verteidigungsanlagen und -systeme. Er entwickelte experimentelle Ausstattungen und Systeme für das Armee Forschungsinstitut und für Luftverteidigungssystem herstellte. Im Jahr 1969 trat er bei „Brown Boveri“ ein (heute: „Asea Brown Boveri“), Baden (Schweiz), als Forschungs- und Entwicklungsingenieur, für Design und Herstellung von neuen Industrieanlagen und für die Telekommunikation. Im Jahr 1974 zog er nach „Hasler AG“ Bern, als Zuverlässigkeit Manager der ganzen Firma (Rekrutierung durch Wettbewerbsüberprüfung), wo er die Einrichtung von QRA und R- & M-Teams durchbrachte, Richtlinien und neue Zuverlässigkeitsverfahren entwickelte, Schulungen durchführte und QRA sowie R- & M-Programme einführte. Außerdem wirkte er als QRA-Manager für die Produktionsqualität und Berichterstattung über In-Service-Zuverlässigkeit. Als Schweizer Vertreter trug er zur Entwicklung neuer ITU und IEC-Normen bei. Im Jahr 1985 trat er bei „Messtechnik und Optoelektronik“ ein (Neuchâtel, Schweiz, und Haar, Bundesrepublik Deutschland), eine Tochtergesellschaft der Messerschmitt-Bölkow-Blohm (MBB) München, als Qualität und Zuverlässigkeitsmanager (Rekrutierung durch Wettbewerbsüberprüfung), wobei er die Funktion als Produktsicherung Manager von „intelligenten Kabeln“ annahm und beteiligte sich an der angewandten Forschung betreffend die Zuverlässigkeit (neuesten elektronischen Komponenten, moderne Systemanalyseverfahren und Testmethoden, etc.). Seit 1985 ist er als unabhängiger Berater und internationaler Experte für Engineeringmanagement, Telekommunikation, Zuverlässigkeit, Qualität und Sicherheit tätig. Herr Băjenescu ist der Autor von vielen technischen Büchern, auf Englisch, Französisch, Deutsch und Rumänisch veröffentlicht. Er ist ein Universitätsprofessor und

hat zahlreiche Aufsätze und Artikel über moderne Telekommunikation, Qualität, Zuverlässigkeitsengineering und -management geschrieben; er lehrt als Gastprofessor, Lehrbeauftragter oder eingeladener Sprecher an europäischen Universitäten und an anderen Orten zu diesen Themen. Seit 1991 hat er zahlreiche Preise und Auszeichnungen von der rumänischen Akademie, rumänischen Gesellschaft für Qualität, *Romanian Engineers Association* und anderen, für seinen Beitrag zur Zuverlässigkeit, Wissenschaft und Technologie gewonnen. Kürzlich erhielt er den Ehrentitel *Doktor Honoris Causa* der rumänischen technischen Militärakademie und, zwei Jahre später, denselben Ehrentitel verliehen von der Technischen Universität der Republik Moldawien. Er ist *Invited Professor* an der rumänischen Technischen Militärakademie und an der Technischen Universität der Republik Moldawien. Vor Kurzem wurde ihm der Preis „Tudor Tănăsescu“ der rumänischen Akademie verliehen für das Fachbuch „*Failure Analysis*“, das 2011 bei John Wiley Verlag erschienen ist.

---

# Abkürzungenverzeichnis

AATC	<i>Air-to-Air Thermal Cycling</i>
ADAS	<i>Advanced Driver-Assistance Systems</i>
AES	Auger Elektronenmikroskop
AFD	Avalanche-Fotodiode
AFM	<i>Atomic Force Microscope</i>
AIM	<i>Avalanche Induced Migration</i>
AOI	Automatische optische Inspektion
AQL	<i>Acceptable Quality Level</i>
ASIC	<i>Application Specific Integrated Circuit</i>
ASM	<i>Acoustic Scanning Microscope</i>
ATE	<i>Automatic Test Equipment</i>
AVT	Aufbau und Verbindungstechnik
BER	<i>Bit Error Rate</i>
BGA	<i>Ball Grid Array</i>
BISR	<i>Built-in Self Repair</i>
BIST	<i>Built-in Self-Test</i>
BMW	Bayerische Motoren Werke
BTDDDB	<i>Backend Time Dependent Dielectric Breakdown</i>
C	Kapazität
CAD	<i>Computer Aided Design</i>
CAE	<i>Computer Aided Engineering</i>
CAM	<i>Content Addressable Memory</i>
CCD	<i>Charge-Coupled Device</i>
CD	<i>Compact Disc</i>
CDM	<i>Charge Device Model</i>
CE	<i>Concurrent Engineering</i>
CerDIP	<i>Ceramic Dual-in-line-Paket (hermetisch)</i>
CMOS	<i>Complementary Metal Oxide Semiconductor</i>
CND	<i>Can Not Duplicate</i>
CNN	<i>Cellular Neural Network</i>

---

CNT	<i>Carbon Nanotube</i>
COTS	<i>Commercial Off-The-Shelf</i>
CSP	<i>Chip-Scale Package</i>
CTE	<i>Coefficient of Thermal Expansion, Wärmeausdehnungskoeffizient</i>
CTF	<i>Cycles to Failure</i>
CVD	<i>Chemical Vapor Deposition</i>
DCB	<i>Direct-Copper-Bonding</i>
DfE	<i>Design for Environment</i>
DfM	<i>Design for Manufacturability</i>
DfR	<i>Design for Reliability</i>
DfT	<i>Design for Test, Testability</i>
DfX	<i>Design for X</i>
DGEBA	<i>Diglycidylether von Bisphenol A</i>
DHTOL	<i>Dynamic High Temperature Operating Life</i>
DIP	<i>Dual in Line</i>
DLC	<i>Diamant Like Carbon</i>
DMD	<i>Digital Micromirror Device</i>
DoD	<i>Department of Defense</i>
DPM	<i>Defekte pro Million</i>
DRIE	<i>Deep Reactive Ion Etching</i>
DVT	<i>Design Verification Test</i>
DT	<i>Device Traceability</i>
EBIC	<i>Electron-Beam-induced Current</i>
ECC	<i>Error Correcting Code</i>
EDS	<i>Röntgenspektroskopie</i>
EDX	<i>Energy Dispersive Röntgenanalyse</i>
EEPROM	<i>Electrically Erasable Programmable Read-Only Memory</i>
EH	<i>Epoxidharze</i>
EMC	<i>Epoxy Moulding Compound</i>
EOS	<i>Electrical OverStress</i>
EPOC	<i>Enhanced Plastic Open Cavity</i>
ESD	<i>Electrostatic Discharge</i>
ESR	<i>Equivalent Series Resistance</i>
ESS	<i>Environmental Stress Screening</i>
eWLB	<i>embedded Wafer Level Ball Grid Array</i>
FA	<i>Fehleranalyse</i>
FBAR	<i>Film Bulk Acoustic Resonator</i>
FPAA	<i>Field-Programmable Analog Array</i>
FPGA	<i>Field Programmable Gate Arrays</i>
FE	<i>Finite-Elemente</i>
FEM	<i>Finite Elemente Methode</i>

---

FET	Feldeffekttransistor
FIB	<i>Focus Ion Beam</i>
FIT	<i>Failure in Time</i>
FM	Fehlermechanismus
FMEA	<i>Failure Mode and Effects Analysis</i>
FMECA	<i>Failure Mode and Effects and Criticality Analysis</i>
FSOA	<i>Forward Safe Operating Area</i>
FTA	<i>Fault Tree Analysis</i>
FTTH	<i>Fiber to the Home</i>
FV	Fotovoltaik
GLV	<i>Grating Light Valve</i>
GMR	<i>Giant MagnetoResistance</i>
GOBD	<i>Gate Oxide Breakdown</i>
GTO	<i>Gate Turn Off Thyristor</i>
HALT	<i>Highly Accelerated Life Testing</i>
HASS	<i>Highly Accelerated Stress Screening</i>
HAST	<i>Highly Accelerated Stress Test</i>
HBM	<i>Human Body Model</i>
HCI	<i>Hot Carrier Injection</i>
HDI	<i>High-Density Interconnect</i>
HIP	<i>Hot Intermittent Failure</i>
HP	<i>Hewlett Packard</i>
HRTEM	<i>High Resolution Transmission Electron Microscopy</i>
HSO	<i>Hot Spot Onset</i>
HTB	<i>High-Temperature Bias</i>
HTOT	<i>High-Temperature Operating Test</i>
HTP	<i>Hydroxyl Terminated Polybutadiene</i>
HTRB	<i>High Temperature Reverse Bias</i>
HVS	<i>High Voltage Stress</i>
$I_B$	Basisstrom (Transistor); Biasstrom (OP)
IC	<i>Integrated Circuit</i>
$I_C$	Kollektorstrom
$I_{CE0}$	Kollektor-Emitter-Reststrom
$I_D$	Drainstrom
$I_E$	Eingangsstrom
IES	<i>Institute of Environmental Sciences</i>
IGBT	<i>Insulated-Gate-Bipolar-Transistor</i>
ILS	integrierter Logikschaltkreis
IMPATT	<i>Impact Avalanche Transit-Time</i>
iNEMI	<i>International Electronics Manufacturing Initiative</i>
ISO	<i>International Standardisation Organisation</i>

---

ITRS	<i>International Technology Roadmap for Semiconductor</i>
JEDEC	<i>Joint Electron Device Engineering Council</i>
JFET	Sperrschicht-Feldeffekttransistor
Kfz	Kraftfahrzeug
KGD	<i>Known Good Die</i>
$\lambda$	Ausfallrate
LCC	<i>Leadless Chip Carrier</i>
LD	Leuchtdiode
LDMOS	<i>Laterally Diffused MOS</i>
LED	<i>Light emitting diode</i>
LTCC	<i>Low Temperature Cofired Ceramic</i>
LTRM	<i>Long-Term Reliability Monitor</i>
LVP	<i>Laser Voltage Probe</i>
LWL	Lichtwellenleiter
m	Masse
MAR	<i>Multi-Aromatic Resins</i>
MBU	<i>Multiple Bit Upset</i>
MCM	<i>Multi Chip Modul</i>
MCP	<i>Multi-Chip-Package</i>
MCS	<i>Micro-Chip-Scale</i>
MCT	<i>MOS Controlled-Thyristor</i>
MDO	multidisziplinäre Designoptimierung
MEMS	<i>Microelectromechanical Systems</i>
MIT	<i>Massachusetts Institute of Technology</i>
MLC	<i>Multi Level Cell</i>
MLCC	<i>Multilayer Ceramic Chip Capacitor</i>
MOEMS	<i>Microoptoelectromechanical Systems</i>
MOMS	mikrooptische elektromechanische Systeme
MOS	<i>Metal Oxide Semiconductor</i>
MOSFET	Metall-Oxid-Halbleiter-Feldeffekttransistor
MRAM	<i>Magnetoresistive Random Access Memory</i>
MSI	<i>Medium Scale Integration</i>
MST	Mikrosystemtechnik
MTBF	<i>Mean Time Between Failures</i>
MtM	<i>More than Moore</i>
MTTF	<i>Mean Time To Failure</i>
MTTR	<i>Mean Time To Recovery</i>
NBTI	<i>Negative Bias Temperature Instability</i>
NEMS	<i>nanoelectromechanical systems</i>
NIL	Nano-Imprint-Lithographie
NIST	<i>National Institute of Standards and Technology</i>

---

NNR	<i>Nearest-Neighbor Residual</i>
NoE	<i>Network of Excellence</i>
NTV	Niedertemperaturverbindungstechnik
NVM	<i>Non Volatile Memory</i>
OBIC	<i>Optical Beam Induced Current</i>
OEM	<i>Original Equipment Manufacturer</i>
OFHC	<i>Oxygen FreeHard Copper</i>
OLED	<i>Organic Light Emitting Diode</i>
OP	Operationsverstärker
OTP	<i>One Time Programmable</i>
P	Majoritätsträger-Dichte der Löcher
PBTI	<i>Positive Bias Temperature Instability</i>
PCB	<i>Printed Circuit Board</i>
PCRAM	<i>Phase Change Random Access Memory</i>
PEM	<i>Plastic Encapsulated Microchip</i>
PFEM	<i>Probabilistics Finite Element Method</i>
PL	<i>Photoluminescence</i>
PLR	<i>Package-Level Reliability</i>
PoF	<i>Physics of Failure</i>
POS	<i>Proof of Screen</i>
PPOF	<i>Probabilistic Physics of Failure</i>
PROM	<i>Programmable ROM</i>
PTH	<i>Plated Through Hole</i>
PV	Fotovoltaik
PVD	<i>Physical Vapor Deposition</i>
Q	Flächenladungsdichte
q	Elementarladung
QALT	<i>Quantitative Accelerated Life Testing</i>
QFP	<i>Quad Flat Package</i>
QLT	quantitativer Lebensdauerstest
QML	<i>Qualified Manufacturer List</i>
QPL	<i>Qualified Parts List</i>
QRRM	<i>Quick Reaction Reliability Monitor</i>
R	Widerstand
$R_a$	Ausgangswiderstand
RAM	<i>Random Access Memory</i>
RAMP	<i>Reliability Aware MicroProcessor</i>
RBRDO	<i>Reliability-Based Robust Design Optimization</i>
RBTO	<i>Reliability-Based Topology Optimization</i>
RCM	<i>Reliability Centred Maintenance</i>
$R_e$	Eingangswiderstand

---

REDOX	Reduktions-Oxidations-Reaktion (Reaktion, bei der Oxidation und Reduktion zugleich ablaufen)
REDR	<i>Recombination-Enhanced Defect Reaction</i>
RFID	<i>Radio Frequency IDentification</i>
RH	<i>Relative Humidity</i>
$R_L$	Lastwiderstand
RIE	<i>Reactive Ion Etching</i>
ROC	<i>Receiver Operating Characteristic</i>
RoHS	<i>Restriction of Hazardous Substances</i>
ROM	<i>Read-Only Memory</i>
RMS	<i>Recognition, Data Mining and Synthesis</i>
RRAM	<i>Resistive Random Access Memory</i>
SAM	<i>Scanning Acoustic Microscopy</i>
SCC	<i>Stress Corrosion Cracks</i>
SCLM	<i>Scanning Confocal Laser Microscopy</i>
SCM	<i>Scanning Capacitance Microscopy</i>
SCP	<i>Single Chip Package</i>
SDRAM	<i>Synchronous Dynamic RAM</i>
SEB	<i>Single Event Burnout</i>
SEGR	<i>Single Event Gate Rupture</i>
SEI	<i>Seeback Effect Imaging</i>
SEL	<i>Single Event Latch-up</i>
SEM	<i>Scanning Electron Microscope</i>
SERS	<i>Surface Enhanced Raman Spectroscopy</i>
SEU	<i>Single Event Upset</i>
SILC	<i>Stress-induced Leakage Current</i>
SiP	<i>System in Package</i>
SIR	<i>Surface Insulation Resistance</i>
SLC	<i>Single Level Cell</i>
SLCC	<i>Stackable Leadless Chip Carrier</i>
SNM	<i>Signal Noise Margin</i>
SNW	<i>Silicon Nanowire</i>
SOAR	<i>Safe Operating Area</i>
SOC	<i>Systems-on-Chip</i>
SOI	<i>Silicon on Insulator</i>
SOIC	<i>Small Outline IC Package</i>
SOP	<i>System on a Package</i>
SPC	statistische Prozesskontrolle
SPICE	<i>Simulation Program with Integrated Circuit Emphasis</i>
SRAM	<i>Static Random Access Memory</i>
SSI	<i>Small Scale Integration</i>

---

ST	<i>Stress Test</i>
Stiction	<i>Static Friction</i>
STO	Spin-Transfer-Oszillatoren
STT	<i>Spin Transfer Torque</i>
T	Temperatur; Transistor
t	Zeit
TAB	<i>Tape Automated Bonding</i>
TDDDB	<i>Time Dependent Dielectric Breakdown</i>
TEM	<i>Transmission Electron Microscope</i>
TEM-ED	<i>Transmission Electron Microscope – Electron Diffraction</i>
TETA	Triethyltetramin
TGA	<i>Thermo Gravimetric Analysis</i>
TGV	<i>Through Glass Via</i>
TLC	<i>Triple Level Cell</i>
TLP	<i>Transmission Line Pulse</i>
$t_M$	Meßzeit
TTL	<i>Transistor Transistor Logic</i>
TVS	<i>Transient-Voltage-Suppression</i>
U	Spannung
$U_A$	Ausgangsspannung
$U_B$	Betriebsspannung
$U_{BE}$	Basis-Emitter-Spannung
$U_{CE}$	Kollektor-Emitter-Spannung
$U_E$	Eingangsspannung
$U_{GS}$	Gate-Source-Spannung
ULSI	<i>Ultra Large Scale Integration</i>
UVLO	<i>Under-Voltage Lock Out</i>
$U_0$	Bezugsspannung in MOSFET-Kennliniengleichung
V	Volumen
VLSI	<i>Very Large Scale Integration</i>
VQ	<i>Virtual Qualification</i>
WLAN	<i>Wide Local Area Network</i>
WLP	<i>Wafer-Level Packaging</i>
WLR	<i>Wafer-Level Reliability</i>
X	Messgröße, allgemein
x	Strecke
XPS	<i>x-Ray</i> ; Röntgenfotoelektronenspektrometrie/Spektroskopie
XRD	Röntgendiffraktometrie
XRM	<i>X-Ray Microscopy</i>
WAK	Wärmeausdehnungskoeffizient
WLP	<i>Wafer Level Package</i>

## 1.1 Definition der Zuverlässigkeit

Der Begriff Zuverlässigkeit ist zugleich mehrdeutig – im allgemeinen Sinne – aber sehr anspruchsvoll und sinnvoll in der praktischen Anwendung, wenn Gewährleistung von Techniken und Methoden in der Herstellung von zuverlässigen Produkten berücksichtigt werden muss. Zuverlässigkeit – Übersetzung des englischen Wortes *Reliability* – ist ein relativ neuer Begriff. Er entstammt einem neuen Fachgebiet, das die Qualitätskontrolle ergänzt und der Qualitätslehre angegliedert ist. Einfach ausgedrückt ist die Zuverlässigkeit eines Materials seine Fähigkeit, während der Verwendung nicht auszufallen. Man sagt oft, dass die Zuverlässigkeit die Betriebssicherheit während einer bestimmten Zeit ist. Diese Definition ist aber mangelhaft, weil sie den Faktor Zeit hervorhebt, obwohl sie keine messbare Größe genau bezeichnet.

Die gebräuchlichsten Zuverlässigkeitskenngrößen sind die Ausfallrate  $\lambda(t)$ , also die auf die Zahl der momentanen intakten Elemente  $N(t)$  bezogene Menge der pro Zeiteinheit ausfallenden Elemente:

$$\lambda(t) = -[dN(t)/dt][1/N(t)]Z$$

und der mittlere Ausfallabstand MTBF (*Mean Time Between Failures*)

Nach den bisherigen Erfahrungen geht man von einem allgemeinen zeitlichen Verlauf der Ausfallraten elektronischer Bauelemente entsprechend einer „Badewannenkurve“ aus.

Sieht man von dem Bereich der durch Fertigungs- und Inbetriebnahmemängel verursachten erhöhten Anfangsausfallrate ebenso ab wie von dem späteren, bisher nicht beobachteten Ansteigen der Ausfallrate durch Verschleißerscheinungen, so ergibt sich eine zeitlich konstante Ausfallrate.